

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07050295 A**

(43) Date of publication of application: **21.02.95**

(51) Int. Cl

**H01L 21/316**  
**H01L 21/3205**  
**H01L 21/768**

(21) Application number: **05193781**

(71) Applicant: **FUJITSU LTD**

(22) Date of filing: **05.08.93**

(72) Inventor: **IZUMI TAKATOSHI**

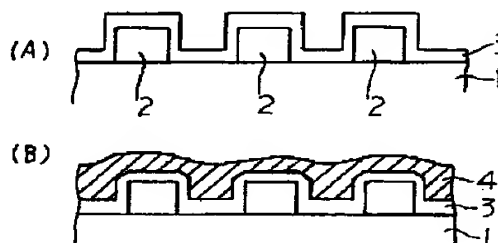
**(54) MANUFACTURE OF SEMICONDUCTOR DEVICE**

**(57) Abstract:**

**PURPOSE:** To improve the quality of a TEOS-O<sub>3</sub>NGS film and improve the step coating by a wiring film coated on the TEOS-O<sub>3</sub>NGS film.

**CONSTITUTION:** 1 The manufacture of a semiconductor device has a process of forming a silicon oxide film 3 on a semiconductor substrate 1 and sputtering and etching the surface of the silicon oxide film by argon gas and a process of forming a silicate glass film 4 (TEOS-O<sub>3</sub>NSG) on the silicon oxide film by vapor growth using the gas which contains organic silicon compound and ozone. 2) The sputtering and the etching of the number 1) can be substituted by the irradiation of the plasma of nitrogen (N<sub>2</sub>), ammonium (NH<sub>3</sub>) and dinitrogen monoxide (N<sub>2</sub>O) gas on the surface of the silicon oxide film 3 or heat treatment in wet oxygen (O<sub>2</sub>) or dry oxygen. 3) The refractive index of the silicon oxide film is improved by adding gas which contains hydrogen to the gas lows raw material at the time of forming the silicon film 3.

COPYRIGHT: (C)1995,JPO





(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 7 - 5 0 2 9 5

(43) 公開日 平成 7 年 (1995) 2 月 2 1 日

(51) Int. Cl.

識別記号

庁内整理番号

F I

技術表示箇所

H01L 21/316

G 7352-4M

21/3205

21/768

8826-4M

H01L 21/88

K

8826-4M

21/90

K

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平 5 - 1 9 3 7 8 1

(22) 出願日 平成 5 年 (1993) 8 月 5 日

(71) 出願人 0 0 0 0 0 5 2 2 3

富士通株式会社

神奈川県川崎市中原区上小田中 1 0 1 5 番  
地

(72) 発明者 和泉 宇俊

神奈川県川崎市中原区上小田中 1 0 1 5 番  
地 富士通株式会社内

(74) 代理人 弁理士 井桁 貞一

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】 (修正有)

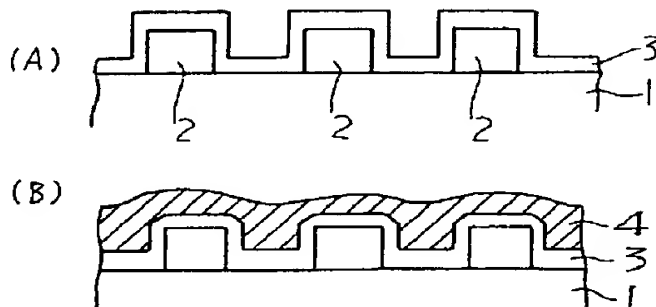
【目的】 半導体装置の製造方法に関し、TEOS- $O_2$ ・NG  
S 膜の膜質を改善し、且つその上に被着する配線膜の段  
差被覆を改善する。

【構成】 1) 半導体基板 1 上に酸化シリコン膜 3 を成  
膜し、該酸化シリコン膜の表面をアルゴンガスでスパッ  
タ・エッチングする工程と、該酸化シリコン膜の上に有  
機シリコン化合物とオゾンを含むガスを用いた気相成長  
法により珪酸ガラス (TEOS- $O_2$ ・NSG) 膜 4 を成膜する工程  
とを有する。

2) 前記 1) のスパッタ・エッチングに代えて、前記酸  
化シリコン膜 3 の表面を窒素 ( $N_2$ )、アンモニア ( $NH_3$ )、  
亜酸化窒素 ( $N_2O$ ) ガスのプラズマを照射するか、あるい  
はウェット酸素 ( $O_2$ ) またはドライ酸素中で熱処理を行  
う。

3) 前記 1) の酸化シリコン膜 (3) の成膜時に、原料ガ  
スに窒素を含むガスを添加して該酸化シリコン膜の屈折  
率を高くする。

本発明の実施例(1)を説明する断面図



## 【特許請求の範囲】

【請求項 1】 半導体基板(1)上に酸化シリコン膜(3)を成膜し、該酸化シリコン膜の表面をアルゴンガスでスパッタ・エッチングする工程と、該酸化シリコン膜の上に有機シリコン化合物とオゾンを含むガスを用いた気相成長法により珪酸ガラス(TEOS-0<sub>2</sub>・NSG)膜を成膜する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 2】 請求項 1 のスパッタ・エッチングに代えて、前記酸化シリコン膜(3)の表面を窒素(N<sub>2</sub>)、アンモニア(NH<sub>3</sub>)、亜酸化窒素(N<sub>2</sub>O)ガスのプラズマを照射するか、あるいはウエット酸素(0<sub>2</sub>)またはドライ酸素中で熱処理を行うことを特徴とする半導体装置の製造方法。

【請求項 3】 請求項 1 の前記酸化シリコン膜(3)の成膜時に、原料ガスに窒素を含むガスを添加して該酸化シリコン膜の屈折率を高くすることを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は半導体装置の製造方法に係り、配線間に形成する層間絶縁膜の平坦化および膜質改善に関する。

【0002】近年、半導体装置の高集積化にともない、プロセス中の基板表面の平坦化は極めて困難となっており、又、平坦化膜の膜質によっては下地のデバイスに悪影響を与え、また、アルミニウム(Al)系等の配線の劣化を招くことがあり、深刻な問題となっている。

## 【0003】

【従来の技術】多層膜の平坦化のためには、従来技術では、平坦化膜としてSOG(スピニングガラス)膜を用いてこれを回転塗布し、ベークする等多数の工程が必要のためスループットの低下および製造コストの増加をきたしていた。そこで、多層膜の平坦化に優れた層間絶縁膜として TEOS-0<sub>2</sub>・NSG 膜が用いられるようになった。

【0004】TEOS-0<sub>2</sub>・NSG 膜は常圧または常圧に近い減圧下で行う気相成長(CVD)法でTEOS(テトラエトキシシラン、(C<sub>2</sub>H<sub>5</sub>O)<sub>4</sub>Siと O<sub>2</sub>との混合ガスを用いて成長したNSG(ノンドープのシリケートガラス)膜である。

【0005】しかし、TEOS-0<sub>2</sub>・NSG 膜は含有水分が多く、下地デバイスに悪影響を与え、且つその膜質は下地膜に大きく依存するため、膜質は不安定であった。また、TEOS-0<sub>2</sub>・NSG 膜を用いたときも、例えばメモリ素子等のセル部と周辺部にかけての大きな段差ができるが、段差被覆の改善も重要である。

## 【0006】

【発明が解決しようとする課題】本発明は TEOS-0<sub>2</sub>・NSG 膜の膜質を改善し、且つその上に被着する配線膜の段差被覆を改善することを目的とする。

## 【0007】

【課題を解決するための手段】上記課題の解決は(図1参照)

1) 半導体基板 1 上に酸化シリコン膜 3 を成膜し、該酸化シリコン膜の表面をアルゴンガスでスパッタ・エッチングする工程と、該酸化シリコン膜の上に有機シリコン化合物とオゾンを含むガスを用いた気相成長法により珪酸ガラス(TEOS-0<sub>2</sub>・NSG)膜を成膜する工程とを有する半導体装置の製造方法、あるいは

2) 前記 1) のスパッタ・エッチングに代えて、前記酸化シリコン膜 3 の表面を窒素(N<sub>2</sub>)、アンモニア(NH<sub>3</sub>)、亜酸化窒素(N<sub>2</sub>O)ガスのプラズマを照射するか、あるいはウエット酸素(0<sub>2</sub>)またはドライ酸素中で熱処理を行う半導体装置の製造方法、あるいは

3) 前記 1) の前記酸化シリコン膜(3)の成膜時に、原料ガスに窒素を含むガスを添加して該酸化シリコン膜の屈折率を高くする半導体装置の製造方法により達成される。

## 【0008】

【作用】本発明では、下層配線終了後に、水分や不純物の拡散を阻止する等のブロック層としてプラズマ気相成長による酸化シリコン(p-SiO)膜を用い、アルゴン・スパッタ・エッチング(ASE)によりp-SiO 膜の表面改質を行い、この上に TEOS-0<sub>2</sub>・NSG 膜を成長する。

【0009】膜質を改善するためには、p-SiO 膜を1000~2000Å成長し、アルゴン・スパッタ・エッチングで150Å程度エッチングし、この上に TEOS-0<sub>2</sub>・NSG 膜を成長する。

【0010】また、膜質を改善し且つ平坦度も併せて改善するためには、p-SiO 膜を4000~5000Åと厚く成長し、ASEで1500Å程度エッチングし、この上に TEOS-0<sub>2</sub>・NSG 膜を成長する。この場合は、p-SiO 膜を厚く成長することにより、ブロック性を良くして下地デバイスへの影響を少なくし、さらにセルと周辺回路間の落ち込み部分(段差)の上層配線膜の被覆を改善することができる。

【0011】次に、下地膜の前処理としてASE等のエッチングを行うことにより、膜質が改善される理由と、どのように改善されるかを示すデータを説明する。図3(A)、(B)は本発明の効果を説明する図である。

【0012】図3(A)はアルゴン・スパッタ・エッチングなしの場合の断面図と表面を見た斜視図、図3(B)は同有りの場合を示す。いずれも実験結果を示す写真の模写図である。

【0013】図より、アルゴン・スパッタ・エッチングなしの場合は、TEOS-0<sub>2</sub>・NSG 膜に「す」ができており、また、TEOS-0<sub>2</sub>・NSG 膜の表面を撮影した写真では膜の表面荒れが観測されている。これに対してアルゴン・スパッタ・エッチング有りの場合は「す」が消滅し、表面荒れもなくなっており、非常に良好な膜質になっていることがわかった。

【0014】その理由は、アルゴン・スパッタ・エッチングにより、酸化シリコン膜の結合手が変わり、TEOS-0<sub>2</sub>・NSG 膜の結合が変化するためと考えられる。

【 0 0 1 5 】

【実施例】図 1 (A)、(B) は本発明の実施例(1) を説明する断面図である。図 1 (A) において、バルク工程が終わり表面にポロンドープのりん珪酸ガラス (PSG) 膜が被着された基板 1の上に 1 層目アルミニウム (Al) 配線 2を形成し、その上に厚さ1000~2000 Å の p-SiO 膜 3を成長する。

【 0 0 1 6 】 図 1 (B) において、p-SiO 膜 3の上に成長する TEOS-0<sub>2</sub>・NSG 膜の下地依存をなくする膜質改善処理として、アルゴン・スパッタ・エッチングで p-SiO 膜 3を150 Å 程度エッチングし、この上に厚さ7000~9000 Å の TEOS-0<sub>2</sub>・NSG 膜 4を成長する。

【 0 0 1 7 】 アルゴン (Ar)・スパッタ・エッチングの条件の一例は以下のものである。

Ar 圧力: 0.1 Torr

Ar 流量: 50 SCCM

RF 電力: 800 W

基板温度: 100℃

また、TEOS-0<sub>2</sub>・NSG 膜の成膜条件の次に一例を示す。

【 0 0 1 8 】 TEOS 流量: 1.0 SLM

O<sub>2</sub> 流量: 7.5 SLM

希釈 N<sub>2</sub> 流量: 18.0 SLM (O<sub>2</sub> 濃度 120 g/m<sup>3</sup>)

ガス圧力: 常圧

基板温度: 400℃

さらに別の膜質改善処理方法として、N<sub>2</sub>、NH<sub>3</sub>、N<sub>2</sub>O ガスのプラズマを照射するか、あるいはウェット O<sub>2</sub> またはドライ O<sub>2</sub> 中で、例えば 450℃、30 分間の熱処理を行う方法がある。

【 0 0 1 9 】 次に、N<sub>2</sub>、NH<sub>3</sub>、N<sub>2</sub>O のプラズマ照射条件の一例を示す。

N<sub>2</sub>、または NH<sub>3</sub>、または N<sub>2</sub>O 圧力: それぞれ、1.0、1.0、1.0 Torr

N<sub>2</sub>、または NH<sub>3</sub>、または N<sub>2</sub>O 流量: それぞれ、300、100、300 SCCM

RF 電力: 500 W

電極間隔: 400 mils

基板温度: 350℃

照射時間: 60 s

図 2 (A)、(B) は従来例と対比して本発明の実施例(2) を説明する断面図である。

【 0 0 2 0 】 この例はセルと周辺回路との境界の段差部の断面を示し、図 2 (A) は実施例を、図 2 (B) は従来例を示す。図 2 (A) において、図 1 と同じ基板上 1 層目 Al 配線 2を形成し、その上に厚さ4000~5000 Å の p-SiO 膜 3を成長する。

【 0 0 2 1 】 次いで、アルゴン・スパッタ・エッチングで p-SiO 膜 3を1500 Å 程度エッチングして図示のように段差の角をとり、この上に厚さ5000~7000 Å の TEOS-0<sub>2</sub>・NSG 膜 4を成長する。

【 0 0 2 2 】 次いで、その上に 2 層目配線 Al 膜 5を成膜すると段差部で断線することなく被覆が改善される。図 2 (B) ではアルゴン・スパッタ・エッチングを行わない場合で、TEOS-0<sub>2</sub>・NSG 膜 4上に 2 層目配線 Al 膜 5を成膜すると段差部で断線する場合がある。

【 0 0 2 3 】 実施例(2) では、ブロック膜である p-SiO 膜 3が厚いことから下地素子への水分拡散が防止でき、また TEOS-0<sub>2</sub>・NSG 膜 4を通常の場合【実施例(1)】より約2000 Å 薄くできるため、全体としての含有水分量も低減できる。

【 0 0 2 4 】 また、p-SiO 膜 3の膜質改良処理として、成膜時に N<sub>2</sub>O および NH<sub>3</sub> 等を添加して、p-SiO 膜 3に空素を含有させて屈折率を1.60~1.80と高くすることにより、一層ブロック性を向上することができる。

【 0 0 2 5 】

【発明の効果】本発明によれば、TEOS-0<sub>2</sub>・NSG 膜の膜質を改善し、且つその上に被着する配線膜の段差被覆を改善することができた。この結果、TEOS-0<sub>2</sub>・NSG 膜から下地素子への水分等の拡散が防止され、デバイスの信頼性と製造歩留の向上に寄与することができた。

【図面の簡単な説明】

【図 1】 本発明の実施例(1) を説明する断面図

【図 2】 従来例と対比して本発明の実施例(2) を説明する断面図

【図 3】 本発明の効果を説明する図

【符号の説明】

1 表面に絶縁膜が被着された基板

2 1 層目アルミニウム (Al) 配線

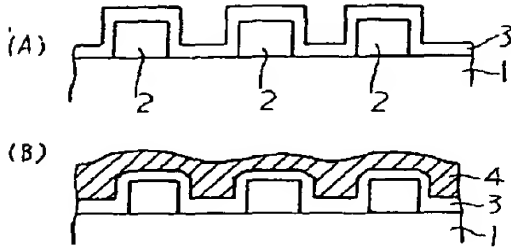
3 酸化シリコン膜で p-SiO 膜

4 TEOS-0<sub>2</sub>・ノンドープ珪酸ガラス (NSG) 膜

40 5 2 層目アルミニウム (Al) 配線

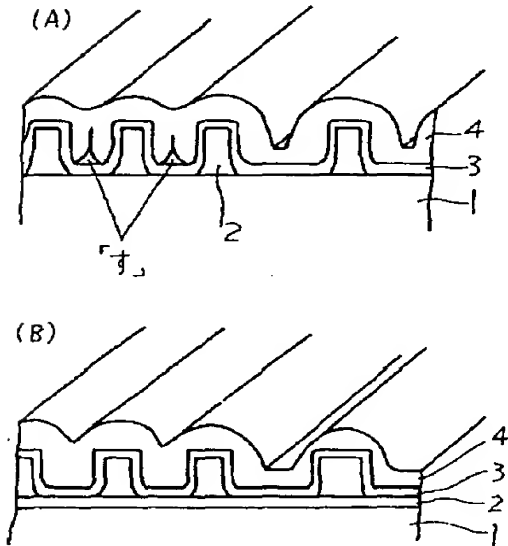
【図 1】

本発明の実施例(1)を説明する断面図



【図 3】

本発明の効果を説明する図



【図 2】

従来例と対比して本発明の実施例(2)を説明する断面図

